



Présentation

Code interne : ESE9-NUMU1

Description

Module théorique et pratique de conception conjointe sur FPGA. Un projet est mené pendant l'ensemble des séances et permet aux étudiants de dérouler le flot de conception d'un système hétérogène et d'expérimenter les problématiques de la discipline d'un point de vue de l'architecte système embarqué, du développeur VHDL et du développeur logiciel.

Objectifs

Compétence(s) développée(s) grâce à ce module :

- Analyser et utiliser les méthodes de conception de circuits numériques pour les systèmes embarqués - niveau 3
- Concevoir et mettre en œuvre un programme écrit en C/C++ pour les systèmes embarqués - niveau 3
- Concevoir et mettre en œuvre une architecture numérique pour les systèmes embarqués - niveau 3

Heures d'enseignement

CI	Cours Intégrés	28h
----	----------------	-----

Pré-requis obligatoires

- VHDL pour FPGA
- C/C++
- Architecture des ordinateurs

Syllabus

ENSEIRB-MATMECA

- Introduction au Codesign
- Comparaison HW/SW
- Les System On Chip
- L'architecte systeme embarqué
- Le co-design flow
- Le SoftCore microblaze (pipeline, ALU, bus FSL)
- Le design reuse
- Règles de codage VHDL

Modalités de contrôle des connaissances

Évaluation initiale / Session principale - Épreuves

Type d'évaluation	Nature de l'épreuve	Durée (en minutes)	Nombre d'épreuves	Coefficient de l'épreuve	Note éliminatoire de l'épreuve	Remarques
Projet	Rapport			1		